UNIVERSIDADE FEDERAL DA BAHIA
PRÓ-REITORIA DE ENSINO DE GRADUAÇÃO
SUPERINTENDÊNCIA DE ADM. ACADÊMICA

PROGRAMA DO COMPONENTE CURRICULAR

DADOS DE IDENTIFICAÇÃO E ATRIBUTOS

CÓDIGO	NOME	DEPARTAMENTO OU EQUIVALENTE
ENGG52	LABORATÓRIO INTEGRADO I-A	DEEC

CARGA HORÁRIA (estudante)

T	T/P	P	PP	Ext	E	TOTAL
30						30

MODALIDADE/ SUBMODALIDADE

Disciplina

PRÉ-REQUISITO (POR CURSO)

112 - MATA37, MATA48
186 - ENGC32, MATA37
195 - MATA37, ENGC90

CARGA HORÁRIA (docente/turma)

T	T/P	P	PP	Ext	E	TOTAL
30						30

MÓDULO

T	T/P	P	P P	Ext	E
		12			

SEMESTRE DE INÍCIO DA VIGÊNCIA

2025-2

EMENTA

Implementação de programas para computadores utilizando os conceitos das disciplinas Introdução à Lógica de Programação e análise de circuitos elétricos. Utilização de técnicas de representação gráfica para projeto de Sistemas Computacionais.

OBJETIVOS

Objetivos Gerais:

- Introduzir o(a) estudante de Engenharia de Computação na análise, projeto, implementação, verificação e teste de sistemas computacionais que envolvam componentes de hardware e de software.

Objetivos Específicos:

- Promover a pró-atividade do(a) estudante em discussões e na busca de soluções inerentes a projetos que emulem situações que poderão ser encontradas após sua formação, através do uso da metodologia de aprendizagem PBL (*Problem-Based Learning* – Aprendizagem Baseada em Problemas/Projetos);
- Desenvolver habilidades de modelagem de sistemas com componentes de hardware e de software;
- Desenvolver habilidades em linguagens de programação de alto nível de abstração;
- Desenvolver habilidades de descrição de componentes de hardware em linguagens de descrição de hardware.

CONTEÚDO PROGRAMÁTICO

1. Máquinas de Estados Finitas (FSMs)
    a) Tipos: Mealy / Moore
    b) Diagrama de Estados
    c) Codificação de Estados: One-Hot, Código Gray, Binário Sequencial
    d) Circuitos de Reset: Definição de Estado Inicial
    e) Síntese de FSMs: decodificadores de próximo estado e de saída / registrador de estado
2. Projeto de componentes de hardware em Verilog
    a) Estilos de implementação: Comportamental / Estrutural / Dataflow
    b) Sinais: Classes / Tipos de Dados
    c) Formas de atribuição: Bloqueante / Não-Bloqueante
    d) Parâmetros
    e) Instanciação de componentes
    f) Atrasos e controle de eventos
    g) Boas práticas de codificação
    h) Implementação de Máquinas de Estados Finitas (FSMs) em Verilog
    i) Discussão sobre código sintetizável
    j) Construção de Testbenches
3. Controle de acesso a memórias
    a) Princípios de Operação de Memória
    b) RAM estática (SRAM) e Dinâmica (DRAM)
4. Interfaceamento com dispositivo FPGA
    a) Interfaces seriais
    b) Uso de arquivos de inicialização de memórias
5. Programação em linguagem C
    a) Estrutura de programas em C
    b) Tipos de dados
    c) Declaração de variáveis
    d) Operações aritméticas, lógicas e relacionais
    e) Estruturas de E/S
    f) Estruturas de decisão
    g) Estruturas de repetição
    h) Vetores e matrizes
    i) Subprogramas: Funções / Procedimentos
    j) Manipulação de strings
    k) Conversões de dados
    l) Estruturas estáticas
    m) Estruturas dinâmicas
    n) Operações com arquivos

BIBLIOGRAFIA

BIBLIOGRAFIA BÁSICA

- F. VAHID, R. LYSECKY. Verilog for Digital Design, 2007.
- J. BERGERON. Writing Testbenches: Functional Verification of HDL Models, 2013.
- AMARAL, Acácio Manuel Raposo. Sistemas digitais: princípios, análises e projectos. Lisboa, PO: Silabo Lda, 2014.
- EDELWEISS, Nina; LIVI, Maria Aparecida Castro. Algoritmos e Programação com Exemplos em Pascal e C. Bookman, 2014

BIBLIOGRAFIA COMPLEMENTAR

- How to Begin a Simple FPGA Design – Como começar um projeto simples com FPGA (https://www.intel.com/content/www/us/en/programmable/customertraining/webex/Begin_Simple_FPGA_Design/presentation_html5.html)
- Verilog HDL Basics – O básico de Verilog HDL (https://www.intel.com/content/www/us/en/programmable/customertraining/webex/Verilog/presentation_html5.html)
- B. J. LAMERES, Introduction to Logic Circuits & Logic Design with Verilog, 2019.
- B. J. LAMERES, Quick Start Guide to Verilog, 2019.
- J. S. PARAB, R. S. GAD, G. M. NAIK, Hands-on Experience with Altera FPGA Development Boards, 2018.
- S. D. BROWN, Z. G. VRANESIC, Fundamentals of Digital Logic with Verilog Design, 3rd Edition, 2013.
- Manual do kit de prototipação em FPGA Intel DE2-115
- Materiais didáticos e vídeos produzidos pelo professor

Aprovado em reunião do Departamento de Engenharia Elétrica e de Computação em 30/05/2025.

Cristiane Corrêa Paim
Chefe do Departamento de Engenharia Elétrica e de Computação - DEEC/EPUFBA